

ECB zum Entwickeln

ECB-Prototyper

Georg Umbach

Für spezielle Anwendungen von ECB-Bus-Systemen kann es durchaus notwendig sein, Karten selbst zu entwickeln und aufzubauen. Dabei ist der Teil der Schaltung, der das Bindeglied zwischen dem ECB-Bus und der eigenen Schaltung darstellt, für sehr viele Anwendungen gleich. Was liegt also näher, als eine 'Prototyper'-Karte zu entwickeln, die einerseits die für möglichst viele Entwicklungen geeignete Schaltung und andererseits sehr viel Platz für den Aufbau der eigenen Schaltung bietet.

Die hier vorgestellte ECB-Prototyper-Karte puffert die gebräuchlichen Bussignale (in der Zeichnung und im Text als Kxx bezeichnet) und stellt einige dekodierte Adressen zur Verfügung. Die Prototyp-Karte ist voll Z80-interruptfähig und kann mit ein paar Kunstgriffen auch DMA-fähig gemacht werden. Die DMA-Fähigkeit wurde nicht direkt mit in das Kartenkonzept aufgenommen, da diese Eigenschaft relativ selten gebraucht wird, aber eine ziemlich ausgefeilte Buffer-Steuerung erforderlich wäre. Die dafür notwendigen Bauteile beanspruchen einigen Platz, der für die meisten Anwendungen unnützerweise verloren wäre. Für die ICs der Pufferung, die 64polige VG-Leiste und das Anschlußfeld vor dem Rasterfeld wird noch nicht einmal ein Drittel des Platzes auf der Karte benötigt. Der Rest steht dem Anwender zum Aufbau der eigenen Schaltung zur Verfügung.

Konzipiert wurde die Karte hauptsächlich für Anwendungen in Verbindung mit Z80-Systemen und dem ECB-Bus. Vorwiegend wird man wohl I/O-Anwendungen mit dieser Karte realisieren, da aber der Adreßbus (A0 bis A15) vollständig gepuffert ist, können auch Speicheranwendungen wie EPROM-Simulatoren oder ähnliche Schaltungen aufgebaut werden. Die Adressen A16 bis A19 sowie einige weitere Busleitungen sind ungepuffert zum Verdrahtungsfeld geführt.

Schaltung

Der Datenbus D0 bis D7 wird mit IC1 (74LS245) gepuffert. Die Daten stehen dann an den Punkten KD0 bis KD7 des Anschlußfeldes zur Verfügung. Die Selektierung und Richtungssteuerung des Datentreibers erfolgt über Lötbrücken oder Brückenstecker. Werden einfache I/O-Anwendungen oder Speicherschaltungen auf der Karte aufgebaut, so ist die Freigabe von IC1 mit dem Signal Karten-Select KSEL (Brücke 41-43) und die Richtungssteuerung aus dem karteninternen Lesesignal KRD abzuleiten und dem Treiber zuzuführen (Brücke 40-42). Diese Methode begrenzt den Strombedarf des Buffers auf die Zugriffszeit auf die Karte.

Ist dagegen Interrupt-Fähigkeit der Karte gefordert, so muß der Treiber IC1 immer aktiviert sein (Brücke 43-45). Alle Daten des Systembusses können so zu dem karteninternen Bus gelangen. Eventuell verwendete Z80-I/O-Bausteine können dann den Datenverkehr auf dem Systembus 'abhören' und den Op-Code 'RETI' (RETurn from Interrupt) erkennen.

Die Richtung des Datenbusses wird nur bei I/O-Lesen oder dem Einholen des Interrupt-Vektors aus den I/O-Bausteinen der Karte umgesteuert. Dazu wird das Signal INT/DIR (Brücke 42-44) benutzt. Die Erzeugung der Signale INT/DIR und KSEL wird später beschrieben.

Der Adreßbus A0 bis A15 ist mit IC2 und IC3 (beides 74LS541) gepuffert. Die Adressen stehen ebenfalls auf dem Anschlußfeld mit der Bezeichnung KA0 bis KA15 zur Verfügung. Soll die Karte nur für I/O-Anwendungen genutzt werden, so kann entweder IC3

entfallen oder die Leitungen von der 64poligen VG-Leiste zum Treiber-IC können getrennt werden. Diese Leiterbahnen verlaufen alle auf der Lötseite der Leiterplatte, so daß sie auch bei bestückter Karte erreichbar sind. Das IC3 steht dann zur freien Verfügung.

Soll die Karte DMA-fähig gemacht werden, so sind die Select-Leitungen der Adreßtreiber zu unterbrechen und gegen bidirektionale Treiber vom Typ 74LS245 zu tauschen. Eine geeignete Puffersteuerung muß man dann jedoch auf dem Lochrasterfeld selbst aufbauen.

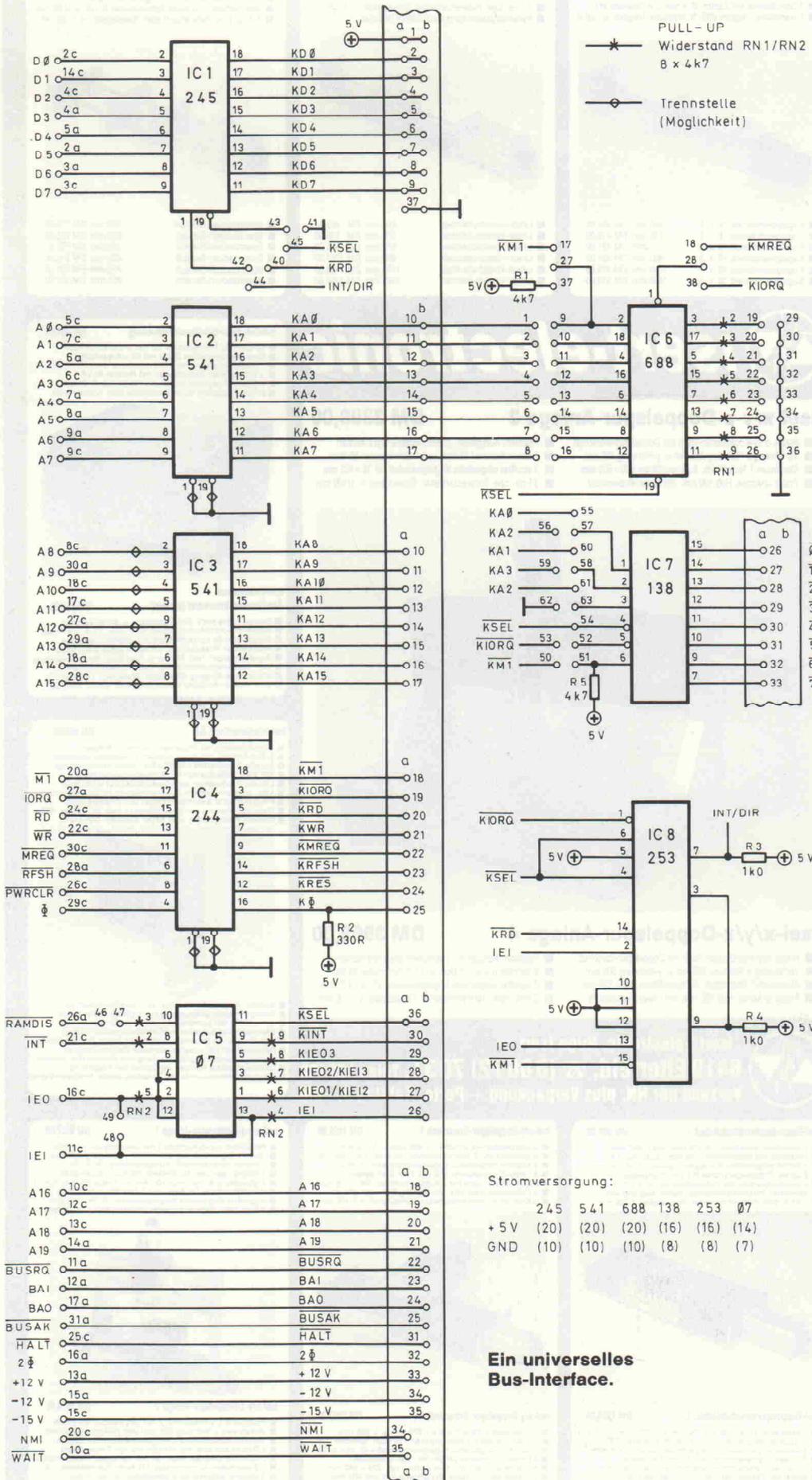
Für die Anwendung des Prototypers in gebankten Systemen sind die Adreßleitungen A16 bis A19 ungepuffert zum Anschlußfeld geführt und stehen dort zur Verfügung. Auf die Pufferung dieser Signale wurde bewußt verzichtet, da sie nur selten verwendet werden. Das gilt auch für die Leitungen BUSRQ, BUSAK, BAI und BAO. Die beiden letztgenannten Leitungen müssen gegebenenfalls gebrückt werden.

Auch der Steuer- oder Controlbus ist gepuffert, und zwar mit IC4 (74LS244). Die Leitungen IORQ, MREQ, RD und WR liegen auf einer Buffer-Hälfte. Wird die Karte DMA-fähig gemacht, dann ist die Leitung zum IC-Pin 19 aufzutrennen. Die Steuerung dieses Buffer-Teils ist dann durch die DMA-Steuerung vorzunehmen.

Die zweite Hälfte dieses Treiber-ICs puffert die Signale MT, RFSH, PWRCL und CLOCK. Letztes Signal ist kartenintern mit einem Pull-up-Widerstand versehen – er ist nur nötig für einen ausreichenden Signalpegel bei Z80-Ein-/Ausgabebausteinen.

Adreßdekodierung

Bringt man auf der Karte mehr als einen I/O-Baustein unter, so übernimmt IC7 (74LS138) die Aufgabe, die einzelnen I/O-Bausteine auszuwählen. Haben diese Registercharakter, das heißt, sie belegen nur eine Portadresse, so wird 74LS138 mit KA0 (Brücke 55-57), KA1 (Brücke 58-60) und KA2 (Brücke 61-63) verbunden. Damit ist die Selektierung von acht Bausteinen möglich. Werden Z80-Bausteine verwendet, von denen jeder meist vier Portadressen belegt, ausgewählt

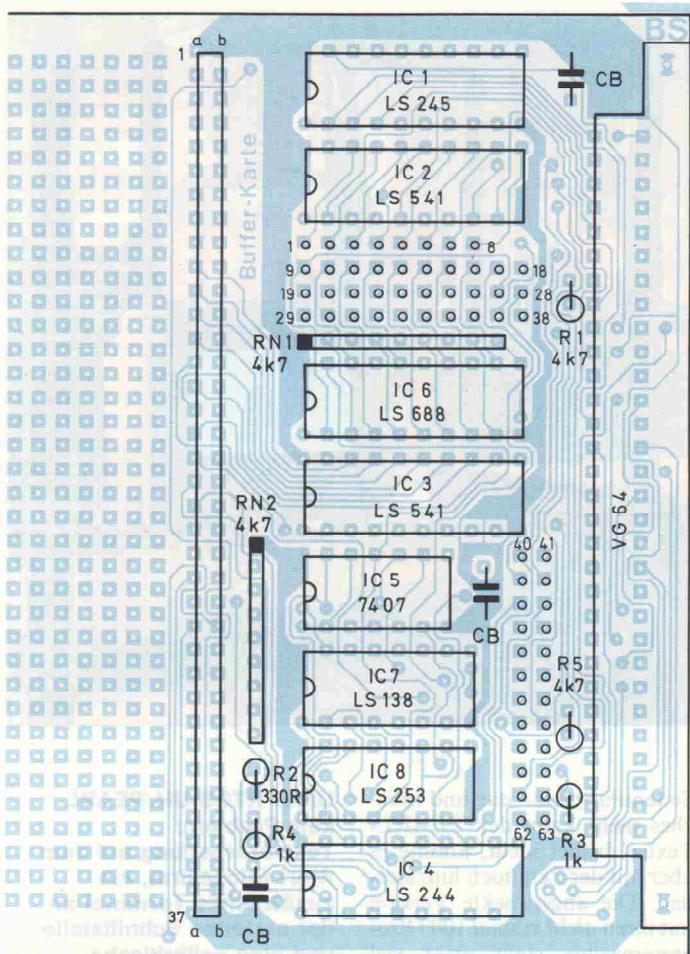


durch KA0 und KA1, so wird IC7 mit KA2 (Brücke 56-57) und KA3 (Brücke 58-59) verbunden. Da man meist nicht mehr als vier solcher Bausteine auf einer Karte unterbringt, wird Pin 3 des 74LS138 auf GND (Brücke 62-63) gelegt. Freigegeben wird der Decoder durch das Signal \overline{KSEL} . Bei Bedarf kann die Freigabe zusätzlich durch $\overline{KM1}$ und \overline{KIORQ} beeinflusst werden. Es ist auf jeden Fall das Datenblatt des zu selektierenden I/O-Bausteins zu Rate zu ziehen.

Zur Kartenselektierung wird das IC6 (74LS688) verwendet. Es erzeugt das Signal \overline{KSEL} , mit dem das IC7 (74LS138) (und eventuell der Datenbustreiber) freigegeben wird. Bei I/O-Anwendungen werden meist nur die unteren Adressen, hier KA0 bis KA7, verwendet. Soweit erforderlich, werden sie über die Brücken 1-9, 2-10... 7-15 und 8-16 an den Komparator geführt. Die Vorgabeadresse wird mit den Brücken 19-29, 20-30... 25-35 und 26-36 eingestellt.

Die Brücken für die unteren Adressen (KA0 bis KA7), die nicht benötigt werden, bleiben offen (1-16). Die Eingänge des IC6 (74LS688) werden durch Brücken 9-19, 10-20... beidseitig auf logisch 1 gelegt und sind somit für die Auswahl ohne Bedeutung. Es sei denn, daß die Vergleichereingänge 2/3 zur Berücksichtigung des $\overline{KM1}$ -Signals verwendet werden.

Da bei Systemen mit Interrupt eine einwandfreie Buffersteuerung vorhanden sein muß, sei hier ausdrücklich empfohlen, die Signale $\overline{KM1}$ und \overline{KIORQ} in die Kartenselektierung mit einzubeziehen, insbesondere dann, wenn die Karte nicht am Interrupt beteiligt ist. Unterbleibt dies, so kann eventuell auf dieser Karte der Datenbustreiber beim Einholen eines fremden Interrupt-Vektors freigeschaltet werden und diesen stören – sporadischer Systemabsturz beim Interrupt könnte die Folge sein. Weiterhin könnte bei Nichtberücksichtigung des $\overline{KM1}$ -Signals ein undefiniertes Datum in einen registerartigen I/O-Baustein beim Einholen eines fremden Interrupt-Vektors geschrieben werden. Man sollte also größte Sorgfalt auf die Verknüpfung der Adreß- und Steuersignale legen.



man das Signal \overline{KSEL} über IC5 (7407) auf die Busleitung \overline{RAMDIS} (46-47).

Interrupt-Steuerung

Das IC5 (7407) ist ein Treiber mit Open-Collector-Ausgängen. Benötigt man IC5 nicht, so sind die Daisy-Chain-Leitungen IEI und IEO zu verbinden (Brücke 48-49). Wird die Karte interruptfähig aufgebaut, so sind vier Treiber dieses ICs 'wired and' verknüpft. Jeder Treiber wirkt direkt auf den Ausgang IEO der Daisy Chain. Tritt vor der Karte ein Signal IEI 'low' oder IEO/IEI innerhalb dieser Karte als 'low' auf, so wird es mit nur einer Gatterlaufzeit zur Busleitung IEO durchgeschaltet. Auf dem Prototypen können drei Z80-I/O-Bausteine mit ihren IEO-Ausgängen direkt auf die Treiber in IC5 wirken. Sollen mehr Portbausteine am Interrupt beteiligt werden, so muß man eventuell zwei Bausteine innerhalb der Daisy Chain in Reihe schalten, bevor sie unter Umgehung der restlichen Kette auf der Prototyp-Karte über einen 7407-Treiber auf die Busleitung IEO wirken. Auch das Signal INT wird über diesen Buffer erzeugt.

Von Bedeutung ist noch die Erzeugung des Signals INT/DIR, das den Datenbustreiber IC1 (74LS245) steuert. Es wird mit IC8 (74LS253) erzeugt, einem zweifachen Daten-Selector (1 aus 4) mit Tristate-Ausgängen. Die Signale \overline{KRD} und IEI sind als Datenauswahlleitungen an IC8 geführt. Beim normalen I/O-Lesezugriff auf die Prototyp-Karte ist \overline{KRD} logisch 0 und IEI logisch 1. Das Signal \overline{KIORQ} gibt den ersten Daten-Selector frei. Mit \overline{KIORQ} und dem Signal \overline{KSEL} wird INT/DIR ausgewählt. Das Signal \overline{KSEL} darf dabei nicht durch Verknüpfung mit \overline{KMI} oder \overline{KIORQ} entstanden sein – diese Verknüpfung erfolgt jetzt in IC8.

Fordert die CPU des Systems mit einem Interrupt-Acknowledge-Zyklus einen Interruptvektor an, dessen Interrupt auf der Prototyp-Karte erzeugt wurde, so sind $\overline{KIORQ}=0$, $\overline{KMI}=0$, $\overline{KRD}=1$, $\overline{KSEL}=x$, $IEO=0$ – wenn der Prototyp zur Zeit die höchste Interrupt-Priorität hat. Damit sind beide Datenselektoren im IC8 aktiviert und $IEO=0$ wird im zweiten Daten-Selector von Pin 13

nach Pin 9 durchgeschaltet und vom ersten Daten-Selector über Pin 3 nach Pin 7 weitergereicht. Dadurch kehrt sich dann die Richtung des Datenbuspuffers IC1 auf 'Lesen' um.

Anschlüsse

Zusätzlich zu den Bussignalen sind noch die Stromversorgungsleitungen des ECB-Busses zum Anschlußfeld geführt, falls man einmal +12 V, -12 V oder -15 V für Anwendungen wie zum Beispiel A/D-, D/A-Wandler oder V.24-Schnittstellen benötigt. Die Leitungen \overline{NMI} und \overline{WAIT} sind ebenfalls an das Rasterfeld herangeführt.

Aufbau

Für alle ICs sollte man Sockel verwenden. Bei den für stehende Montage vorgesehenen Einzelwiderständen sollte der kurze Anschluß nach +5 V zeigen – man hat so das 'interessante' Ende oben und gewinnt einen Meßpunkt für den Tastkopf eines Oszilloskops.

Möchte man von der in der Stückliste vorgegebenen Bauteil-Bestückung abweichen, ist folgendes zu beachten: IC6 bis IC8 können ohne weiteres durch 74HCT-Typen ersetzt werden. Bei den am Bus liegenden IC1 bis IC4 sollte man nur auf HC- oder HCT-Typen zurückgreifen, wenn das System einen kurzen Bus mit maximal fünf Steckplätzen oder eine wirklich gute Buserminierung hat. Ansonsten können überschwingende Signale sporadisch auftauchende Fehler erzeugen.

Direkt am Bus haben Bausteine in TTL-LS-Technik aufgrund ihrer Clamping-Dioden im Eingang Vorteile, da sie Überschwinger dämpfen. Sollte für IC4 aber doch ein HC- oder HCT-Typ eingesetzt werden, kann der R2 entfallen, da dann auch ohne Pull-up-Widerstand eine ausreichende Ausgangsamplitude zur Verfügung steht.

Bei Bestückung des Prototypers mit HC- oder HCT-ICs ist zudem auf ausreichende Eingangsamplituden zu achten, um eine akzeptable Störfestigkeit zu erhalten. Denn die Schwellenwerte liegen für HC-Typen unter 1,5 V ($U_{in\ low}$) oder über 3,5 V ($U_{in\ high}$) und bei HCT-Typen unter 1,0 V ($U_{in\ low}$) oder über 2,5 V ($U_{in\ high}$).

Stückliste

Halbleiter

- IC1 74LS245
- IC2, IC3 74LS541
- IC4 74LS244
- IC5 7407
- IC6 74LS688
- IC7 74LS138
- IC8 74LS253

Kondensatoren

- CB (3x) 100 nF, RM 5

Widerstände

- R1, R5 4k7
- R2 330
- R3, R4 1k0
- RN1, RN2 Array 4k7, 8fach, SIL

Sonstiges

- Fassungen: 1 x 14polig, 2 x 16polig, 5 x 20polig
- 1 x Steckerleiste VG64, 64polig, abgewinkelt, a + c bestückt
- Pfostenleisten und Steckbrücken nach Bedarf

Eine 'Überverknüpfung' hat meist keine schädliche Auswirkung – ist die Selektierung dagegen nicht ausreichend, treten meist nur sporadisch und somit schlecht auffindbare Systemfehler auf. In speziellen Anwendungsfällen kann man natürlich auch von der Verwendung der vorgegebenen Brückenpunkte abweichen und statt dessen andere Signale in die Dekodierung mit einbeziehen.

Wird die Prototyp-Karte zum Aufbau einer Speicherschaltung benutzt, so sollte man die Kartenselektierung mit den hohen Adressen des Adreßpuffers IC3 (74LS541) und gegebenenfalls mit den Adressen A16 bis A19 vornehmen. Dann entfallen die Brücken 1-9 ... 8-16, und die in Frage kommenden Adreßleitungen werden vom Anschlußfeld zu den Punkten 9, 10 ... 15, 16 verdrahtet. Die Vorgabeadresse stellt man wieder mit Brücken in bekannter Weise ein (19-29, ... 26-36). Überlagerte Speicherbereiche können auf anderen Speicherkarten ausgeblendet werden. Will man diese Möglichkeit nutzen, schaltet